

## **MIR Breitband-Photodetektor bei Raumtemperatur auf der Basis von Si:Te für die Integration auf Wafer-Ebene**

### **MIR broadband photodetector at room temperature based on Si:Te for wafer-scale integration.**

Zusammenfassung (in German)

Die Breitband-Empfindlichkeit von Si im Infraroten bei Raumtemperatur ist für die Entwicklung von On-Chip CMOS-kompatiblen photonischen Plattformen von großem Interesse. Durch tiefe Störstellen, die mittels Ionenimplantation und gepulste Laserausheilung erzeugt werden, können Si-basierte Photodetektoren eine signifikante Empfindlichkeit unterhalb der Bandlücke erreichen. Die kritischen Fragen in Bezug auf die Leistungsparameter von Photodetektoren wurden jedoch noch nicht behandelt, einschließlich der spezifischen Detektivität ( $D^*$ ), der äquivalenten Rauschleistung und der Ansprechzeit. Am kritischsten ist dabei die fehlende Skalierbarkeit der gepulsten Laserausheilung, die für industrielle Anwendungen und die Integration von Si-basierten Photodetektoren auf Wafer-Ebene hinderlich ist. In diesem Vorhaben fokussieren wir uns auf umfangreiche Forschungsarbeiten von der Synthese von Si:Te Schichten mittels Festphasenepitaxie bis hin zur Herstellung und Optimierung von Si:Te MIR Photodetektoren bei Raumtemperatur durch einen industriekompatiblen Ansatz, der Ionenimplantation mit Blitzlampenausheilung kombiniert. Im Unterschied zur gepulsten Laserausheilung ist die Blitzlampenausheilung für industrielle Anwendungen skalierbar und erlaubt die Herstellung solcher MIR Photodetektoren in Arrays auf Wafer-Ebene. Das p-Typ Si Substrat wird mit Te implantiert und anschließend mit Blitzlampenausheilung im Millisekundenbereich ausgeheilt, um Implantationsschäden zu beseitigen und Te zu aktivieren. Alle Herstellungsparameter werden optimiert, um hochwertige, einkristalline Si:Te Schichten zu erhalten. Das optimierte Material dient anschließend zur Herstellung von Prototypen dieses Si:Te MIR Photodetektors. Die elektrischen (Dunkelstrom) und optischen (externe Quanteneffizienz, Detektivität und äquivalente Rauschleistung) Eigenschaften sowie die Wettbewerbsfähigkeit im Vergleich zu kommerziellen Produkten werden untersucht und optimiert. Schließlich wird die Integration von Si:Te Photodetektor-Arrays auf Wafer-Ebene zur Detektion im MIR in photonischen CMOS kompatiblen Strukturen untersucht.

Summary (in English)

Room-temperature broadband infrared photoresponse in Si is of great interest for the development of on-chip CMOS-compatible photonic platforms. Prototype Si-based photodetectors by utilizing deep-level impurities via ion implantation and pulsed laser melting have shown sub-bandgap photoresponse at room-temperature. However, the critical issues concerning the performance of photodetectors have not been addressed, including the specific detectivity ( $D^*$ ), the noise equivalent power, and the response speed. Most importantly, the missing scalability of pulsed laser melting inhibits both the industry application and the wafer-scale integration of the resulting Si-based photodetectors. In this proposal, we will realize the solid phase epitaxial growth of Si:Te layers and the optimization of room-temperature Si:Te MIR photodetectors for wafer-scale integration via an industry-compatible approach of combining ion implantation and flash lamp annealing. Different from pulsed laser melting, flash lamp annealing allows for the preparation of wafer-scale MIR photodetector arrays and the scalability for industry applications. The *p*-type Si substrate will be implanted with Te ions, then subsequently annealed for the restoration of the as-implanted layer and the activation of Te dopants in Si by ms-range flash lamp annealing. All the parameters of the synthesis process will be fine-tuned to obtain high quality single-crystalline Si:Te layers. Based on the optimized materials, prototype Si:Te MIR photodetectors will be fabricated. Their electrical (dark current) and optical (EQE,  $D^*$  and noise equivalent power) characteristics as well as the competitiveness with the commercial products will be investigated and optimized. As a result, Si:Te photodetector arrays on wafer-scale Si substrate for photodetection at MIR will be attempted for the integration of CMOS photonics.